

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-152309

(43)Date of publication of application : 11.06.1996

(51)Int.Cl.

G01B 11/24
G01N 21/88
G06T 7/00

(21)Application number : 06-296447

(71)Applicant : DAINIPPON SCREEN MFG CO LTD

(22)Date of filing : 30.11.1994

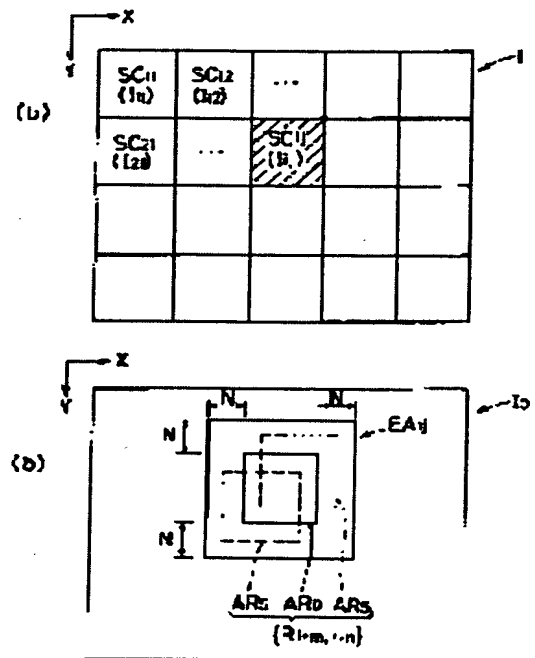
(72)Inventor : HOKI TETSUO

(54) PATTERN DEFECT INSPECTION EQUIPMENT

(57)Abstract:

PURPOSE: To determine a defect at a constant accuracy by extracting a plurality of reference images from a standard pattern image to determine reference edge images respectively, determining coincidence between an edge image to be inspected obtained from an image to be inspected and each reference edge image, and then comparing a selected reference image with the image to be inspected.

CONSTITUTION: A standard area AR_0 part corresponding to a section SC_{ij} to be inspected and a plurality of displaced area AR_s parts, where the area AR_0 is displaced two-dimensionally by N pixels at most, are extracted from a standard pattern image I_0 . A set $\{R_{i+m}, i+n\}$ of a plurality of reference images to be compared with images I_{ij} in a section to be inspected is then determined from the images in the areas AR_0 , AR_s . Only such images $R_{i+m}, j+n$ as spatially matching the pattern of the image I_{ij} are then taken out and the images, partially superposed on the edge of the image I_{ij} are subjected to temporal determination of defect and a decision is made that the image I_{ij} is defective when defect is determined for all defects. This method can detect a defect with uniform sensitivity regardless of the type.



LEGAL STATUS

[Date of request for examination] 28.11.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3148539

[Date of registration] 12.01.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Best Available Copy

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-152309

(43) 公開日 平成8年(1996)6月11日

| | | | | |
|---------------------------|------|---------|----------------|---------------------|
| (51) Int.Cl. ⁸ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| G 0 1 B 11/24 | F | | | |
| G 0 1 N 21/88 | F | | | |
| G 0 6 T 7/00 | | | | |
| | | 9061-5H | | |
| | | | G 0 6 F 15/ 62 | 4 0 5 A |
| | | | 15/ 70 | 3 3 0 N |
| | | | 審査請求 未請求 | 請求項の数2 O L (全 20 頁) |

(21) 出願番号 特願平6-296447

(22) 出願日 平成6年(1994)11月30日

(71) 出願人 000207551

大日本スクリーン製造株式会社
京都府京都市上京区堀川通寺之内上る4丁目天神北町1番地の1

(72) 発明者 法貴 哲夫

京都市伏見区羽束師古川町322番地 大日本スクリーン製造株式会社洛西工場内

(74) 代理人 弁理士 吉田 茂明 (外2名)

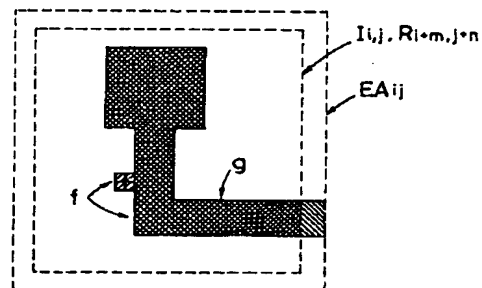
(54) 【発明の名称】 パターン欠陥検査装置

(57) 【要約】

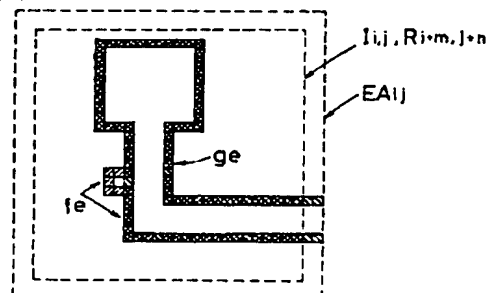
【目的】 標準パターン画像から抽出された複数の参照画像と被検査画像とを比較してパターン欠陥検査を行う装置において、欠陥の種類にかかわらず、欠陥検出の精度を一定にすること。

【構成】 拡張区画 $E A_{ij}$ 内の参照画像の集合 $\{R_{i+m, j+n}\}$ の内、被検査区画の画像 I_{ij} と参照画像 $R_{i+m, j+n}$ のそれぞれのエッジ画像 f_e および g_e が、実質的に整合しているような参照画像 $R_{i+m, j+n}$ についての比較結果に基づいて、最終的なパターン欠陥検査結果を得る。また、残画などを含み、それ以外には画素データ f をほとんど含まない被検査区画の画像 I_{ij} については、それに対応する参照画像 $R_{i+m, j+n}$ におけるエッジ画素の数が基準値以下である参照画像 $R_{i+m, j+n}$ についての比較結果に基づいて、最終的なパターン欠陥検査結果を得る。

(a)



(b)



【特許請求の範囲】

【請求項1】 被検査画像と標準パターン画像とを前記被検査画像の被検査区画ごとに比較することによって、前記被検査画像に含まれるパターン欠陥を検出する装置であって、

(a) 前記標準パターン画像から、前記被検査区画に相当する部分と、当該部分を画素単位で2次元的に偏位させた部分とを抽出することによって、前記被検査区画の画像と比較すべき複数の参照画像を得る参照画像抽出手段と、

(b) 前記複数の参照画像のそれぞれにおけるパターンのエッジを検出して複数の参照エッジ画像を求める参照エッジ画像抽出手段と、

(c) 前記被検査区画の画像におけるパターンのエッジを検出して被検査エッジ画像を求める被検査エッジ画像抽出手段と、

(d) 前記複数の参照エッジ画像のそれぞれと前記被検査エッジ画像との一致性を判定するエッジ一致性判定手段と、

(e) 前記複数の参照画像のうち前記一致性の判定結果に応じて選択された1または複数の特定の参照画像と前記被検査区画の画像との比較結果に回答してパターン欠陥の検査結果信号を発生する検査結果信号発生手段と、を備えることを特徴とするパターン欠陥検査装置。

【請求項2】 請求項1の装置が、

(f) 前記参照エッジ画像におけるエッジ画素数と所定の基準画素数とを比較するエッジ画素数判定手段をさらに備え、

前記検査結果信号発生手段は、

(e-1) 前記エッジ一致性判定手段における前記一致性の判定結果と、前記エッジ画素数判定手段における前記エッジ画素数の比較結果とに応じて、前記特定の参照画像を決定する特定参照画像決定手段、を有することを特徴とするパターン欠陥検査装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はプリント基板の外観検査などにおいて使用されるパターン欠陥検査装置に関するもので、特に、比較検査におけるパターン欠陥の検出精度を欠陥の種類によらずに一定化するための改良に関する。

【0002】

【従来の技術】 プリント基板における導電性パターンなどの外観検査装置として、被検査基板の画像（オブジェクトパターン）と標準パターン画像（マスターパターン）とを相互に比較してパターン欠陥の判定を行う比較検査法（パターンマッチング法）が知られている。

【0003】 ところで、このような比較検査法においては被検査画像と標準パターン画像との正確な位置決めが必要となるが、実際にはプリント基板の画像の読取りな

どにおいて誤差が生じることを避け難い。また、検査すべきプリント基板自身に歪みなどがあると、被検査画像と標準パターン画像との位置関係が場所ごとに異なるという事態も生じる。特に、プリント基板が大型化するに伴って被検査画像全体の歪みなどが大きくなるため、被検査画像全体を一度に標準パターン画像と比較すると正確な検査結果を得ることが困難となる。

【0004】 このような状況に対処するために、被検査画像の領域分割を行うとともに標準パターン画像の該当部分に対して相対的に偏位させつつ比較を行う方法が開発されて利用されており、このような方法はたとえば特公平6-21769号公報に開示されている。この方法ではまず、図19(a)に示すように、被検査画像Iを複数の区画（被検査区画）の集合{SCij}に概念的に分割して、各区画SCijごとの画像Iijを得る。また、図19(b)に示すように、標準パターン画像I0からは被検査区画SCijに相当する基準エリアAR0と、その基準エリアAR0を画素単位で2次元的に偏位させた偏位エリアARSとを抽出する。そして、このようにして得られた各エリアAR0、ARSの画像によって、被検査区画の画像Iijと比較すべき複数の参照画像の集合{Ri+m, j+n}を得る。図19(b)にはふたつの偏位エリアのみが破線で示されているが、実際には被検査区画SCijを上下左右に所定画素分だけ拡張した拡張区画Eaij内に多数の参照画像が定義される。

【0005】 このようにして得られた区画画像Iijは、複数の参照画像Ri+m, j+nのそれぞれと相互に比較される。したがって、区画画像Iijが基準エリアARijの参照画像と一致している場合のみでなく、それから所定画素以内の範囲ですべている場合であれば、対応する標準パターン画像と整合させた状態で比較できることになる。また、それぞれの比較処理は被検査画像Iの全体と比較して小さなサイズを持った区画画像Iijについて行われるため、仮にプリント基板全体の位置誤差や歪みが大きくても、ひとつの区画画像Iijについては比較的小さな誤差となり、その結果として検査精度が向上する。

【0006】 このような方法は区画画像Iijを基準エリアAR0を中心として相対的にゆすらせつつ標準パターン画像I0と比較することと等価であるため、以下ではこのような方法を「分割揺動比較法」と呼ぶことにするが、この「分割揺動比較法」では上記以外の利点もある。すなわち、ひとつの参照画像についてのみ区画画像と比較した場合には、不良品とされるべき本来のパターン欠陥と実用上では実害のない軽度のパターン欠陥とを識別できない場合があるが、上記のように各区画画像を複数の参照画像と比較することによって、それらの比較結果を総合的に勘案して本来のパターン欠陥のみを抽出できる。

【0007】 なお、この「分割揺動比較法」における区画画像と参照画像との偏位（揺動）は相対的なものであ

るため、参照画像を偏位（揺動）させることは区画画像を偏位（揺動）させていることと実質的に等価である。このため、以下では、説明の目的に応じて偏位ないしは揺動させている画像を区画画像であるように表現する場合もあり、また参照画像であるように表現する場合もある。

【0008】

【発明が解決しようとする課題】ところで、プリント基板のパターン欠陥としては、図20(a)に示す突起PJのほか、残銅、ピンホール、ネック切れなど種々のものがある。ところが、従来の分割揺動比較法ではこれらのパターン欠陥の種類によってその検出感度（検出可能な最小欠陥サイズ）が異なってしまうという問題がある。これをより具体的に説明すると次のようになる。

【0009】分割揺動比較法の典型的プロセスにおいては、まず着目する区画画像と参照画像との差分画像を生成する。たとえば、図20(a)の被検査パターンPに対応する標準パターンが同図(b)のパターンP0であるときには、それらの差分画像は図21(a)、(b)のようになる。ただし、図21(a)は被検査パターンPの位置が標準パターンP0の位置と整合した位置関係になっているように参照画像の抽出が行われた場合であり、図21(b)は被検査パターンPから標準パターンP0が1画素分だけずれた状態の参照画像が抽出された場合である。そして突起PJが2×2画素の大きさを持っているとすると、図21(a)ではこの2×2画素の突起PJがそのまま差分画像に現れ、図21(b)では1×2画素のクラスターPJ_aが、対応する場所に現れる。

【0010】次のステップでは、たとえば2×2画素のサイズを持ったオペレータOPによって各差分画像を走査し、このオペレータOPが差分画像に完全に含まれるような部分があるかどうかを判定する。図21(a)の場合はオペレータOPが突起PJ上に来たときにそれが差分画像に完全に含まれるため、「欠陥あり」との判定結果を得る。また、図21(b)の場合には、オペレータOPが差分画像に完全に含まれることはないため、「欠陥なし」との判定結果を得る。

【0011】そして、各参照画像から得られた差分画像についてのオペレータOPによる判定結果がすべて「欠陥あり」のときのみ、最終的に「パターン欠陥あり」との結論を得る。このため、図20から得られた図21(a)、(b)を総合的に判定した場合の最終結論は「欠陥なし」であり、したがって、2×2画素の突起PJはパターン欠陥としては検出されない。

【0012】一方、図22(a)に示す残銅PCの場合には、その付近での標準パターン画像は、同図(b)のようにパターンがない画像である。このため、図22(b)の画像の位置を種々に変化させて複数の参照画像とし、それらと図22(a)の画像との差分画像を求めたとき、図23(a)、(b)に示すように、いずれについても残銅PC

がそのまま差分画像に現れる。このため、元の残銅PCが2×2画素のサイズを持っている場合には差分画像においても2×2画素のパターンが各差分画像に現れる。その結果、2×2画素のオペレータOPを各差分画像に適用すると、すべて「欠陥あり」という結果になり、したがって、最終的な結論も「パターン欠陥あり」ということになる。

【0013】このように、同じ2×2画素オペレータOPを使用したにもかかわらず、突起PJについては「パターン欠陥なし」との結論が得られ、残銅PCについては「パターン欠陥あり」との結論となるため、欠陥の種類によって検出感度が異なってしまうのである。

【0014】そして、この問題は、プリント基板の検査装置だけでなく、パターン検査を必要とする他の装置、たとえばICマスクパターンやリードフレーム、それに液晶表示用基板におけるパターン検査などにおいても生じる問題となっている。

【0015】

【発明の目的】この発明は従来技術における上記の問題の解決を意図しており、パターン欠陥検査における分割揺動比較法を実行する装置において、欠陥の種類にかかわらず、欠陥検出の精度を一定にすることを目的としている。

【0016】

【発明の原理】この発明では、従来の分割揺動比較法における問題が、被検査画像と各参照画像との比較結果のすべてを一律に使用して最終的な欠陥判定をしていることに起因していることに着目する。すなわち、被検査区画内の被検査画像と複数の参照画像との比較において、対応するパターンが空間的に整合している状態での比較結果が本来必要としているものであり、それ以外は不要な情報である。にもかかわらず、従来技術ではすべての参照画像についての比較結果を考慮しているため、「欠陥あり」とすべきものについても「欠陥なし」との判定結果が得られている。

【0017】そこで、この発明では被検査画像におけるパターンに対して空間的に整合しているような参照画像についての比較結果と、それ以外の参照画像についての比較結果とを区別し、前者に基づいて最終的な欠陥検査結果を得るようにする。

【0018】ここにおいて、被検査画像内のパターンと空間的に整合している参照画像を特定する指標として、この発明では被検査画像と参照画像とのそれぞれのパターンにおけるエッジ画像に着目する。そして、それらが実質的に整合しているような参照画像についての比較結果に基づいて、最終的なパターン欠陥検査結果を得る。

【0019】また、残銅などを含む区画画像については、それに対応する参照画像にエッジ画素が少ないことに着目し、参照画像におけるエッジ画素の数を指標としてパターン欠陥の判断に使用する参照画像と使用しない

参照画像とを区別できるようにする。

【0020】

【課題を解決するための手段】上記のようなこの発明の原理に従って、請求項1記載の発明では、被検査画像と標準パターン画像とを前記被検査画像の被検査区画ごとに比較することによって、前記被検査画像に含まれるパターン欠陥を検出する装置において、(a)前記標準パターン画像から、前記被検査区画に相当する部分と、当該部分を画素単位で2次元的に偏位させた部分とを抽出することによって、前記被検査区画の画像と比較すべき複数の参照画像を得る参照画像抽出手段と、(b)前記複数の参照画像のそれぞれにおけるパターンのエッジを検出して複数の参照エッジ画像を求める参照エッジ画像抽出手段と、(c)前記被検査区画の画像におけるパターンのエッジを検出して被検査エッジ画像を求める被検査エッジ画像抽出手段と、(d)前記複数の参照エッジ画像のそれぞれと前記被検査エッジ画像との一致性を判定するエッジ一致性判定手段と、(e)前記複数の参照画像のうち前記一致性の判定結果に応じて選択された1または複数の特定の参照画像と前記被検査区画の画像との比較結果に
20 応答してパターン欠陥の検査結果信号を発生する検査結果信号発生手段とを設けている。

【0021】また、請求項2の装置では、(f)前記参照エッジ画像におけるエッジ画素数と所定の基準画素数とを比較するエッジ画素数判定手段をさらに備え、前記検査結果信号発生手段は、(e-1)前記エッジ一致性判定手段における前記一致性の判定結果と、前記エッジ画素数判定手段における前記エッジ画素数の比較結果とに応じて、前記特定の参照画像を決定する特定参照画像決定手段を有する。

【0022】

【作用】請求項1の発明では、被検査エッジ画像と参照エッジ画像との一致性を指標として、区画ごとの被検査画像と参照画像との比較結果を選択使用しているため、被検査画像とパターン位置が大きく離れた参照画像についての比較結果がパターン欠陥の検査結果に反映されることはない。

【0023】すなわち、図20(a)の例からもわかるように、突起などの欠陥ではその近傍にラインパターンなどが隣接しているため、被検査画像と参照画像との整合性が低いときには、それらの比較において、参照画像中のラインパターンが被検査画像中の突起と重なってしまう。そして、この重なりが大きいと本来の突起の形状が崩れてしまうため、それが誤報の原因となる。

【0024】これに対してこの発明では、パターンのエッジの一致性を指標とすることによって、このような不適切な参照画像についての比較結果を排除する。このため、近傍にラインがないような孤立欠陥、たとえば残銅のような欠陥と同じ精度で、突起などの非孤立欠陥の検出が行われることになる。

【0025】また、請求項2の発明は、請求項1の発明においてエッジ検出を利用していることに対応して構成されている。すなわち、残銅やピンホールなどのような孤立欠陥については、エッジ画素の数を指標として欠陥判定に利用する参照画像が選択される。

【0026】このため、孤立欠陥の検出において、請求項1におけるエッジ画像の抽出結果が有効に利用されており、装置の簡略化に特に有効である。

【0027】

【実施例】

【0028】

【1. 全体構成】図1はこの発明のパターン欠陥検査装置の一実施例として構成されたプリント基板検査装置1の全体構成を示すブロック図である。この装置1は画像読取部2と検査装置本体3とに大別されており、このうち画像読取部2においては被検査物としてのプリント基板20がテーブル21上に載置される。プリント基板20は基材の上に銅などの導電性パターンが形成されるとともに、スルーホールなども形成されている。

【0029】このプリント基板20に対して照明装置22から光が照射され、プリント基板20の表面で反射した光がCCDイメージセンサ23に入射する。イメージセンサ23とテーブル21とを相対的に移動させつつ走査線ごとの画像読取りを行うことによって、プリント基板20上のパターンの画像がイメージセンサ23から検査装置本体3へ順次に伝送される。

【0030】検査装置本体3の2値化回路31においては、このようにして入力した被検査画像の信号を所定の閾値を使用して2値化し、比較検査部100に送出する。この比較検査部100についての詳細とその動作については後述するが、ここでは、あらかじめ画像メモリ32に記憶させておいた標準パターン画像の信号を入力するとともに、それを「分割揺動比較法」に従って被検査画像の信号と比較することにより、プリント基板20についてのパターン欠陥の検査を行う。

【0031】このうち標準パターン画像は、プリント基板20上のパターンとして設計された段階でのパターン配置の画像であってもよく、良品であることが既に確認されている標準的プリント基板の画像をあらかじめ読取って記憶させたものであってもよい。

【0032】比較検査部100での検査結果は、パターン欠陥の検査結果信号として出力部34に与えられ、この出力部34はそれに基づいてパターン欠陥の検査結果を表示する。

【0033】

【2. 比較検査部100における検査原理】次に、比較検査部100における比較判定の原理を説明する。ここで説明する原理を適用した場合の欠陥検出の具体例が後で示され、また、このような原理を装置化して具体的な回路とした場合の構成についてはさらにその後で説明す
50

る。

【0034】図2は、この実施例における分割揺動比較法の原理を概念的に示す図である。この基本的概念は既述した図19と同様であるが、この実施例における諸量との関係を明確にする目的で、ここで改めて説明しておく。

【0035】この図2(a)において、被検査画像Iが図1のプリント基板20の読取り画像であり、これが複数の被検査区画SC11, SC12, ..., SCij, ...へと概念的に分割されて区画画像I11, I12, ..., Iij, ...となる。この図2における方向Xはイメージセンサ23における走査線方向、すなわち主走査方向であり、方向Yはイメージセンサ23とプリント基板20との相対的移動方向、すなわち副走査方向である。

【0036】一方、標準パターン画像I0は図1の画像メモリ32から与えられる画像であり、図2(b)に示すように、この標準パターン画像I0からは被検査区画SCijに相当する基準エリアAR0の部分と、その基準エリアAR0を画素単位で2次元的に最大N画素まで偏位させた複数の偏位エリアARSの部分とを抽出する。そして、このようにして得られた各エリアAR0, ARSの画像によって、被検査区画の画像Iijと比較すべき複数の参照画像の集合 $\{R_{i+m, j+n}\}$ を得る。図19の場合と同様に、図2(b)にはふたつの偏位エリアのみが破線で示されているが、実際には被検査区画SCijを上下左右に所定画素分だけ拡張した拡張区画E Aij内に多数の参照画像が定義される。

【0037】このようにして得られた区画画像Iijは、複数の参照画像 $R_{i+m, j+n}$ のそれぞれと相互に比較され、その結果に応じて各区画SCijにおけるパターン欠陥の有無が判定される。

【0038】ところで、上記のように被検査区画の画像Iijと参照画像の集合 $\{R_{i+m, j+n}\}$ のそれぞれを比較するにあたっては、それらの信号を画素ごとに整合させる必要がある。その一方で比較検査部100には、被検査画像Iおよび標準パターン画像I0のいずれも走査線順次で入力されるため、このような走査線順次の入力信号から、被検査区画SCijごとの区画画像信号および参照画像信号を生成しなければならない。

【0039】図3はその原理を示す図であり、この図は

空間的關係ではなく時間的な入力順序の關係を示している。このうち図3(a)は被検査画像Iと標準パターン画像I0とを同じタイミングで入力した場合の状況を示しており、この場合には被検査区画の画像Iijが入力された状態では、拡張区画E Aijのうち被検査区画の画像Iijよりも走査座標が大きい部分Qについての標準パターン画像は入力されていない。このため、被検査区画の画像Iijとこの部分Qの標準パターン画像とを比較することはできないことになる。

【0040】そこで、図3(b)のように被検査区画の画像Iijの入力タイミングを、標準パターン画像の入力タイミングよりも副走査方向にNライン分遅延させるとともに、主走査方向にもN画素分遅延させる。これによって、被検査区画の画像Iijが入力された時点ではそれと比較すべき拡張区画E Aij内の標準パターン画像も入力を完了しているため、この拡張区画E Aij内から各参照画像を抽出して被検査区画の画像Iijと比較できる。また、このような遅延はすべての被検査区画について必要になるため、回路構成上では、比較検査部100の入力段のうち被検査画像の画像信号についての入力部分に、Nライン分とN画素分との遅延を行う回路を設ければよい。

【0041】以上のようにして時間的な整合を取って読み込まれた参照画像の集合 $\{R_{i+m, j+n}\}$ と被検査区画の画像Iijとを画素単位で比較することにより欠陥を検出する。そこで、そのための方法として、図4(a)に示すような 2×2 画素オペレータを、被検査区画の画像と各参照画像との差分画像に適用し、オペレータ全体が差分画像中のパターンに完全に含まれる場合を「欠陥あり」とし、それ以外を「欠陥なし」として、これを仮の判定結果とする。その際オペレータの大きさは 1×1 画素から用いることができるが、量子化誤差を欠陥としないために、 2×2 画素以上の大きさのものを実用として用いる。

【0042】このような 2×2 画素オペレータを用いて仮の判定結果を得るに際しての論理式は次の数1のようになる。

【0043】

【数1】

$$S = (m, n) \sum_{p,q \in K} \{ (f_{p,q} \text{ EOR } g_{p+n,q+n}) \\ * (f_{p+1,q} \text{ EOR } g_{p+n+1,q+n}) \\ * (f_{p,q+1} \text{ EOR } g_{p+n,q+n+1}) \\ * (f_{p+1,q+1} \text{ EOR } g_{p+n+1,q+n+1}) \}$$

* : 論理積

【0044】ここで $f_{p,q}$ は区画画像 I_{ij} 内の各画素の2値データを表しており、また、 $g_{p+n,q+n}$ は参照画像 $R_{i+m,j+n}$ 内の画素単位の2値データを表す。また、 Σ は p,q の被検査区画の切り出し幅（この実施例では共通に K とする）の内部での論理和を取るものである。この式の右辺の中括弧内の第1因子が図4(a)の画素 O_1 に対応するもので、 $f_{p,q}$ の画素データが $g_{p+n,q+n}$ と食い違っている場合、すなわち (p,q) の位置にある被検査画像の画素とそれから (m,n) だけ離れた標準パターン画像の画素とのそれぞれのデータ値が相反する場合には、この因子は「1」となり、そうでなければ「0」となる。同様に第2因子が図4(a)の画素 O_2 に、第3因子が画素 O_3 に、第4因子が画素 O_4 に対応するものであり、これらの因子すべてが「1」のとき、すなわちオペレータ中の各画素 $O_1 \sim O_4$ の全てについて被検査区画の画像 I_{ij} 内の画素データと参照画像 $R_{i+m,j+n}$ 内の画素データとが食い違う場合のみ中括弧は「1」となり、1画素でも両者が重なる場合は「0」となる。画素データ*

*が不一致となるような画素は被検査画像と参照画像との差分画像を構成する画素のひとつであるから、このような論理演算は、これらの差分画像中に (p,q) の位置を左隅とする 2×2 画素クラスターが存在しているかどうかを判定していることと等価になる。そして、この演算を着目している被検査区画内の全画素に対して行い論理和をとったものに相当する論理値が $S(m,n)$ である。つまり論理値 $S(m,n)$ は被検査区画の画像 I_{ij} と参照画像 $R_{i+m,j+n}$ との差分画像に 2×2 画素以上の欠陥が1つでも見つければ「1」となり、1つも見つからなければ「0」となる。なお、この実施例では 2×2 画素のオペレータの例を示したが、上述のように他の大きさのオペレータを用いることもできる。図4(b)は 3×3 画素の例を示している。この場合の参照画像 $R_{i+m,j+n}$ の欠陥の有無を示す論理値 $S(m,n)$ を表す式は 2×2 画素の場合と同様に次式のようになる。

【0045】

【数2】

$$S = (m, n) \sum_{p,q \in K} \{ (f_{p,q} \text{ EOR } g_{p+n,q+n}) \\ * (f_{p+1,q} \text{ EOR } g_{p+n+1,q+n}) \\ * (f_{p+2,q} \text{ EOR } g_{p+n+2,q+n}) \\ * (f_{p,q+1} \text{ EOR } g_{p+n,q+n+1}) \\ * (f_{p+1,q+1} \text{ EOR } g_{p+n+1,q+n+1}) \\ * (f_{p+2,q+1} \text{ EOR } g_{p+n+2,q+n+1}) \\ * (f_{p,q+2} \text{ EOR } g_{p+n,q+n+2}) \\ * (f_{p+1,q+2} \text{ EOR } g_{p+n+1,q+n+2}) \\ * (f_{p+2,q+2} \text{ EOR } g_{p+n+2,q+n+2}) \}$$

【0046】以上のようにして参照画像 $R_{i+m,j+n}$ についての欠陥の有無の判定を、さらに $0 \leq m \leq 2N$, $0 \leq n \leq 2N$ の範囲内の全ての m,n について、すなわち参照画像の集合 $\{R_{i+m,j+n}\}$ 全体について行う。

【0047】しかし、この結果の全てを基にして、最終的な欠陥判定結果を求めると、前述のように、パターンによって欠陥検出の感度が異なるという問題が生じる。

そこで、さらに参照画像の集合 $\{R_{i+m,j+n}\}$ の内、被検査区画の画像 I_{ij} のパターンに対して空間的に整合しているような参照画像 $R_{i+m,j+n}$ についての比較結果のみに基いて、最終的な欠陥検査結果を得るようにする。具体的には、被検査画像と参照画像の両画像のエッジの一致が概ね達成されていることの判定を行う。両画像のエッジの一致が概ね達成されていることを示す論理値 J

(m, n)は次式によって与えられる。

[0048]

*【数3】

*

$$i f \left\{ \frac{\sum_{p,q \in K} (f_{ep,q} * g_{ep+m,q+n})}{\sum_{p,q \in K} g_{ep+m,q+n}} > \alpha \right\}$$

$$O R \left\{ \sum_{p,q \in K} g_{ep+m,q+n} \leq \beta \right\}$$

$$J(m, n) = 1$$

e l s e

$$J(m, n) = 0$$

【0049】ここでの Σ は p, q の被検査区画の切り出し幅 K の内部で和(加算値)を取るものである。また、 $g_{ep+m,q+n}$ は参照画像 $R_{i+m,j+n}$ 内のパターンのエッジ画像の画素単位の2値化データを表し、 $f_{ep,q}$ は被検査区画の画像 I_{ij} 内のパターンのエッジ画像の画素単位の2値化データを表している。さらに α および β は所定の閾値である。この数3で最初の中括弧の項(以下「 α 項」という)はエッジ画像が概ね一致していることを示す項で、参照画像のエッジに対する、被検査画像のエッジの一致の割合が α より大きい場合に「1」となり、そうでない場合には「0」となる。

【0050】2番目の中括弧の項(以下「 β 項」という)は残銅またはピンホールの検出のための項で、参照画像に β 個以下のエッジ画像しかない場合には「1」となり、そうでない場合は「0」となる。これは、残銅などについては孤立した欠陥であるために、残銅などを含む区画画像に対応した参照画像においては、残銅の場合にはパターンを含まず、ピンホールの場合にはすべてがパターン画素となっており、いずれにしてもパターンエッジが存在していないことが通例であることと関係している。なお、数3で β 項内の左辺の和が0、すなわち参※

※参照画像にエッジがない場合、 α 項の分母は「0」となつて分数値は不定値になってしまうが、この場合には α 項の判定結果として強制的に「0」を与えるなどの例外的扱いを行えばよい。

【0051】つぎに以上の二つの論理値 $J(m, n)$ 、 $S(m, n)$ を用いて最終的な欠陥判定を行うためにつぎのような論理値を導入する。すなわち、

【0052】

【数4】

$$D(m, n) = J(m, n) + S(m, n)$$

+ : 論理和

【0053】である。この数4の右辺の第1項は $J(m, n)$ の否定を表す。そして、この $D(m, n)$ を $0 \leq m \leq 2N$ 、 $0 \leq n \leq 2N$ の範囲の全ての m, n についての論理積をとることによって最終的な欠陥判定結果を得る。すなわち、

【0054】

【数5】

$$D = D(0, 0) * D(1, 0) * \dots * D(m, n) * \dots$$

$$\dots * D(2N-1, 2N) * D(2N, 2N)$$

【0055】で与えられる論理値 D が、 $D=0$ ならばその被検査区画の画像 I_{ij} には欠陥がなく、 $D=1$ ならばその被検査区画の画像 I_{ij} には欠陥があるとするもので

ある。

【0056】この最終判定法の意味するところは、参照画像 $R_{i+m,j+n}$ の内、被検査区画の画像 I_{ij} のエッジ

*n)の否定は「1」となる。このため、数4のD(m,n)はS(m,n)の値にかかわらず「1」となる。すなわち、このような状況を与えるような参照画像については、それと区画画像との比較による欠陥検出の仮の判定結果が強制的に「欠陥あり」とされる。

【0059】後者のような強制はあくまで便宜的なものである。すなわち、数5のように最終的な判定結果Dは、形式上すべての仮の判定結果D(0,0)~D(2N,2N)の論理積として定義されるため、エッジの一致性が低い10 ためにそれに対応する仮の判定結果を最終的な判定結果に反映させないためには、それに対応するD(m,n)を「0」ではなく「1」とする必要があるのである。すなわち、一例として2N=2とすると、数5は、

[0 0 6 0]

【数6】

20 に対応)
g: 参照画像 R i+m, j+n 中のパターン画素 (数 1 の g p, q
などに対応)

f e : 区画画像中のパターンエッジ画素 (数 3 の f e p, q などに対応)

ge:参照画像中のパターンエッジ画素(数3のgep,
qなどに対応)

なお、これらの各図では区画画像 I ij と参照画像のひとつとを位置合わせした状態を示しているため、図中における I ij と R i+m, j+n (または R i+m+1, j+n+1 など) とは同一の範囲として示されている。

30 ジと参照画像のエッジとは完全に一致していて、欠陥はない。したがって数1より $S(m, n) = 0$ となる。さらにこの図5(a)のエッジのみの重なりを示した図が図5(b)である。この場合エッジの一致画素数は85である。すなわち数3における α 項の左辺の分子(以下「一致和」という)が85ということである。この場合 β 項の左辺(以下「エッジ和」という)も85になり、したがって α 項の左辺は1となる。したがって α 項は真「1」となって $J(m, n) = 1$ となる。これらの結果を数4に適用すると $D(m, n) = 0$ となる。

【0068】つぎに図6(a)は図5で考えた被検査区画の画像I_{ij}と同じものを、別の参照画像R_{i+m+1, j+n+1}と重ねた図である。この図6(a)より分かるように、両画像の食い違っている部分に2×2画素のオペレータの当てはまる領域はないので、数1より $S(m, n) = 0$ である。さらにこの図6(a)のエッジのみの重なりを示した図が図6(b)である。この場合エッジの一致画素数は5である。さらに参照画像R_{i+m+1, j+n+1}のエッジの画素数は83である。したがって、 α 項の左辺は $5/83$ であり、 $\alpha = 0.5$ より小さいので、 α 項は偽(「0」)となる。さらに β 項の左辺が5であるから、 $\beta = 0$ より

40 【0068】 つぎに図6(a)は図5で考えた被検査区画の画像I_{ij}と同じものを、別の参照画像R_{i+m+1, j+n+1}と重ねた図である。この図6(a)より分かるように、両画像の食い違っている部分に2×2画素のオペレータの当てはまる領域はないので、数1より $S(m, n) = 0$ である。さらにこの図6(a)のエッジのみの重なりを示した図が図6(b)である。この場合エッジの一致画素数は5である。さらに参照画像R_{i+m+1, j+n+1}のエッジの画素数は83である。したがって、 α 項の左辺は $5/83$ であり、 $\alpha = 0.5$ より小さいので、 α 項は偽(「0」)
50 となる。さらに β 項の左辺が5であるから、 $\beta = 0$ より

40 【0068】 つぎに図6(a)は図5で考えた被検査区画の画像I_{ij}と同じものを、別の参照画像R_{i+m+1, j+n+1}と重ねた図である。この図6(a)より分かるように、両画像の食い違っている部分に2×2画素のオペレータの当てはまる領域はないので、数1より $S(m, n) = 0$ である。さらにこの図6(a)のエッジのみの重なりを示した図が図6(b)である。この場合エッジの一致画素数は5である。さらに参照画像R_{i+m+1, j+n+1}のエッジの画素数は83である。したがって、 α 項の左辺は $5/83$ であり、 $\alpha = 0.5$ より小さいので、 α 項は偽(「0」)
50 となる。さらに β 項の左辺が5であるから、 $\beta = 0$ より

40 【0068】 つぎに図6(a)は図5で考えた被検査区画の画像I_{ij}と同じものを、別の参照画像R_{i+m+1, j+n+1}と重ねた図である。この図6(a)より分かるように、両画像の食い違っている部分に2×2画素のオペレータの当てはまる領域はないので、数1より $S(m, n) = 0$ である。さらにこの図6(a)のエッジのみの重なりを示した図が図6(b)である。この場合エッジの一致画素数は5である。さらに参照画像R_{i+m+1, j+n+1}のエッジの画素数は83である。したがって、 α 項の左辺は $5/83$ であり、 $\alpha = 0.5$ より小さいので、 α 項は偽(「0」)
50 となる。さらに β 項の左辺が5であるから、 $\beta = 0$ より

40 【0068】 つぎに図6(a)は図5で考えた被検査区画の画像I_{ij}と同じものを、別の参照画像R_{i+m+1, j+n+1}と重ねた図である。この図6(a)より分かるように、両画像の食い違っている部分に2×2画素のオペレータの当てはまる領域はないので、数1より $S(m, n) = 0$ である。さらにこの図6(a)のエッジのみの重なりを示した図が図6(b)である。この場合エッジの一致画素数は5である。さらに参照画像R_{i+m+1, j+n+1}のエッジの画素数は83である。したがって、 α 項の左辺は $5/83$ であり、 $\alpha = 0.5$ より小さいので、 α 項は偽(「0」)
50 となる。さらに β 項の左辺が5であるから、 $\beta = 0$ より

40 【0068】 つぎに図6(a)は図5で考えた被検査区画の画像I_{ij}と同じものを、別の参照画像R_{i+m+1, j+n+1}と重ねた図である。この図6(a)より分かるように、両画像の食い違っている部分に2×2画素のオペレータの当てはまる領域はないので、数1より $S(m, n) = 0$ である。さらにこの図6(a)のエッジのみの重なりを示した図が図6(b)である。この場合エッジの一致画素数は5である。さらに参照画像R_{i+m+1, j+n+1}のエッジの画素数は83である。したがって、 α 項の左辺は $5/83$ であり、 $\alpha = 0.5$ より小さいので、 α 項は偽(「0」)
50 となる。さらに β 項の左辺が5であるから、 $\beta = 0$ より

40 【0068】 つぎに図6(a)は図5で考えた被検査区画の画像I_{ij}と同じものを、別の参照画像R_{i+m+1, j+n+1}と重ねた図である。この図6(a)より分かるように、両画像の食い違っている部分に2×2画素のオペレータの当てはまる領域はないので、数1より $S(m, n) = 0$ である。さらにこの図6(a)のエッジのみの重なりを示した図が図6(b)である。この場合エッジの一致画素数は5である。さらに参照画像R_{i+m+1, j+n+1}のエッジの画素数は83である。したがって、 α 項の左辺は $5/83$ であり、 $\alpha = 0.5$ より小さいので、 α 項は偽(「0」)
50 となる。さらに β 項の左辺が5であるから、 $\beta = 0$ より

大きいので β 項も偽となり数3より $J(m, n) = 0$ となる。以上の結果を数4に用いると $D(m+1, n+1) = 1$ となる。

【0069】図6(a), (b)の例のようにして $0 \leq m \leq 2N$, $0 \leq n \leq 2N$ の範囲の全ての m, n について参照画像 $\{R_{i+m}, j+n\}$ と被検査区画の画像 I_{ij} との比較を行うと、図5(a), (b)の場合のみ $J(m, n) = 1$ となり、参照画像 $R_{i+m}, j+n$ のみが、「特定の参照画像」として選択される。具体的にはこの参照画像 $R_{i+m}, j+n$ についてのみ $D(m, n) = S(m, n)$ となり、他は $D(m+1, n+1) = 1$ のようにすべて「1」とされるため、それらの論理積としての最終的な判定結果は $S(m, n)$ だけで表される。そして、この例の場合は $S(m, n) = 0$ であるため、「欠陥なし」という結論がこの区画画像 I_{ij} について得られる。

【0070】つぎに実際に欠陥がある場合の例を挙げる。図7(a), (b)および図8(a), (b)は 2×2 画素の凸型の欠陥(突起)がある例を示している。図7(a)では被検査画像と参照画像のパターンは一致しているが、突起部分だけが一致していない。この場合、欠陥部分に 2×2 画素のオペレータが当てはまるため、数1より $S(m, n) = 1$ となる。さらに図7(b)は図7(a)の両画像のエッジのみを重ねた図である。この図ではエッジの一致画素数は84である。また参照画像 $R_{i+m}, j+n$ のエッジ画素数は85であるから α 項の左辺は $84/85$ となり α より大きいため数3より $J(m, n) = 1$ となる。したがってこの場合 $D(m, n) = 1$ となる。

【0071】つぎに図8(a), (b)は被検査区画の画像 I_{ij} と参照画像 $R_{i+m-1}, j+n-1$ とを重ねた図である。この場合 2×2 画素のオペレータが当てはまるような両画像の食い違いはないので、数1より $S(m, n) = 0$ となる。さらに両画像のエッジのみを重ねた図8(b)よりエッジの一致画素数は7であり、エッジ画素数は87であるから α 項および β 項共に偽「0」となり、数3より $J(m, n) = 0$ となる。したがって数4より $D(m, n) = 1$ となる。

【0072】図7および図8の例のようにして $0 \leq m \leq 2N$, $0 \leq n \leq 2N$ の範囲の全ての m, n について参照画像 $\{R_{i+m}, j+n\}$ と被検査区画の画像 I_{ij} との比較を行うと、 $D(m, n)$ の値は全て1になるから、それら全ての論理積をとった論理値 D は数5より1となる。したがってこの被検査区画の画像 I_{ij} の判定は欠陥ありとなる。

【0073】この例において図7の参照画像 $R_{i+m}, j+n$ のみが区画画像 I_{ij} とのエッジ一致性が高いものとして「特定の参照画像」に採用され、図8の参照画像 $R_{i+m+1}, j+n+1$ については採用されていないことに注意されたい。従来の装置では図7(a)の状態も図8(a)の状態も最終的な欠陥判定のために利用していたため、図8(a)のずれ画像部分(差分画像)中に 2×2 画素オペレータが含まれないという事情が、「欠陥なし」という誤判定の

原因となっていたのである。これに対してこの実施例では、エッジ一致性が高い図7の状況での結果のみを採用するため、図8の状況による「欠陥なし」という仮の結果は最終的な結論に影響を及ぼさない。

【0074】従来装置の場合にはこの例における 2×2 画素の大きさを持つ突起を検出できなかったが、この実施例ではこの 2×2 画素の突起を「欠陥」として検出できる。後述する図9, 図10では 2×2 画素の残銅が、欠陥として検出されるが、この実施例ではそれと同じ精度で突起なども検出できるのである。

【0075】図9(a), (b)は配線パターン以外に 2×2 画素の残銅がある例を示している。図9(a)では被検査画像と参照画像のパターンは一致しているが、残銅部分だけが一致していない。この場合、残銅部分に 2×2 画素のオペレータが当てはまるため、数1より $S(m, n) = 1$ となる。さらに図9(b)は図9(a)の両画像のエッジのみを重ねた図である。この図9(b)ではエッジの一致画素数は85である。また参照画像 $R_{i+m}, j+n$ のエッジ画素数も85であるから数3における α 項の左辺は1となり α より大きいため $J(m, n) = 1$ となる。したがってこの場合数4は $D(m, n) = 1$ となる。

【0076】さらにこの例では示していないが、図6(a), (b)および図8(a), (b)の例のようにして $0 \leq m \leq 2N$, $0 \leq n \leq 2N$ の範囲の全ての m, n について参照画像 $R_{i+m}, j+n$ と被検査区画の画像 I_{ij} との比較を行うと、 $D(m, n)$ の値は全て1になる。したがってそれら全ての論理積をとった論理値 D は数5より1となり、この被検査区画の画像 I_{ij} の判定は欠陥ありとなる。

【0077】最後に参照画像に配線パターンがなく、被検査区画の画像 I_{ij} に残銅のみがある場合を図10に示す。この場合、残銅部分に 2×2 画素のオペレータが当てはまるため、数1より $0 \leq m \leq 2N$, $0 \leq n \leq 2N$ の範囲の全ての m, n について $S(m, n) = 1$ となる。

【0078】またこの例では参照画像の集合 $\{R_{i+m}, j+n\}$ 全てにおいてエッジ画素がないため、数3の但し書きに示したように $0 \leq m \leq 2N$, $0 \leq n \leq 2N$ の範囲の全ての m, n について $J(m, n) = 1$ となる。したがって数4より $0 \leq m \leq 2N$, $0 \leq m \leq 2N$ の範囲の全ての m, n について $D(m, n) = 1$ となり、さらに数5より $D = 1$ となって、欠陥ありの判定結果を得る。

【0079】このように、この発明の原理に従えば、突起などの非孤立欠陥も、残銅などの孤立欠陥と同程度の精度で検出できるようになる。

【0080】

【4. 比較検査部100における並列パターンマッチング】図11は以上のような原理を実行可能にするように構成された比較検査部100のシステム構成図である。図1の2値化回路31により2値化された画素単位の被検査画像の信号Iが比較検査部100に入力されると、まず前遅延処理回路110において図3(b)で説明した

NラインおよびN画素の遅延処理が施され、標準パターンとの入力タイミングが調整される。つぎにその被検査画像の信号I自身と、シフトレジスタ等により構成されるラインディレー回路LD0により1ライン遅延させた信号とが、エッジ抽出回路120および比較検査ブロックB-N, -Nに入力される。エッジ抽出回路120に入力された被検査画像信号Iはエッジ抽出回路120内のラッチ回路R1に、1画素遅延の信号はエッジ抽出回路120内のラッチ回路R2に、1ライン遅延の信号はエッジ抽出回路120内のラッチ回路R3によってそれぞれラッチされた後、排他論理和ゲートEXR1およびEXR2に送られる。ここでは主走査方向および副走査方向に隣り合った2画素の排他論理和を取る。すなわち隣り合った2画素の2値データが一致すれば「0」が、一致しなければ「1」が出力される。さらにそれらの出力は論理和ゲートOR1の入力とされ、それらの入力が共に「0」の場合には「0」を、それ以外の場合には「1」を、それぞれ出力する。これによりエッジ抽出回路120の出力feは、被検査画像のうちその時点で検査対象となっている画素がパターンエッジに当たる場合「1」、そうでない場合「0」となる。

【0081】また、比較検査部100には被検査画像の信号I以外に、画像メモリ32から標準パターン画像の信号I0も入力される。この入力された標準パターン画像の画素単位の2値化信号I0はそのまま比較検査ブロックB-N, -Nに入力される。さらに信号I0はラインディレー回路LD1によって1ラインの遅延を受けた後比較検査ブロックB-N, -Nに入力される。

【0082】以上より比較検査ブロックB-N, -Nには、2ライン分の被検査画像Iの信号と2ライン分の標準パターン画像の信号I0とが同期して画素単位で順次に送られてくるとともに、その時点で着目している画素につき、それが被検査画像Iのパターンエッジであるかどうかを指示する信号feが与えられる。

【0083】各ブロックはマトリクス状に配置されており、その行方向および列方向の数はともに $(2N+1)$ 個である。したがって、このマトリクス配列の中心のブロックをB0,0とすると、この中心ブロックB0,0の上下左右にN個ずつのブロックが配列されていることになる。各ブロックの内部構成の詳細は後述するが、各ブロックはライン方向(図11では水平方向)にそれぞれ連鎖をなすように接続され、ひとつのブロックに着目すれば、そこでは、数1、数3および数4に相当する論理判定を行なう。また、各ブロックへ与えられる被検査画像の信号Iおよびその1ライン遅延信号は、ひとつの時点で見ればすべてのブロックで共通であるが、標準パターン信号I0についてはブロック1個分だけ右に移るごとに1画素分の遅延を、またブロック1個分だけ下に移るごとに1ライン分の遅延を受けた信号になっている(ラインディレーLD1~LD2N+1)。したがって、ある時

点で見たとき、着目する画素についての被検査画像信号Iと標準パターン画像信号I0との比較検査が中心ブロックB0,0で行なわれており、同時に他のブロックでは、その着目画素上下左右N画素分の標準パターン画像信号I0が着目画素の被検査画像信号Iと比較検査されていることになる。

【0084】すなわち、この比較検査ブロックのマトリクス配列は、着目画素に対して上下左右にN画素分だけ「ゆすらせ」ないしは「揺動」させた各画素との比較をもあわせて行なっており、ブロックB-N, -N~BN, Nはそれぞれの比較結果D(0,0)~D(2N,2N)を出力する。

【0085】そしてこのブロックのひとつひとつから出力された $\{D(m,n)\}$ の信号は全て集められて論理積ゲートAND1に送られる。これは数5に相当する演算であって、この出力がDである。したがって、この出力が「0」の場合が欠陥なし、「1」の場合が欠陥ありの判定を示す。そして、入力信号が画素単位で順次に入力されて行くことにより、最終的には被検査画像の全体が検査される。

【0086】図12は前遅延処理回路110の構成を示している。この回路110に入力された被検査画像Iの信号はまずラインディレーNLD1に送られ1ラインの遅延を施された後、次のラインディレーNLD2に送られる。以下同様に1ラインずつ遅延されて次のラインディレーに送られ、最終的にNラインの遅延を受けた後ラインディレーNLDNから出力される。次にラッチ回路NR1に送られた信号はここで1画素の遅延を受け次のラッチ回路NR2に送られる。以下同様に1画素ずつ遅延を受け、最終的にNラインとN画素の遅延を受けて前遅延処理回路110から出力される。

【0087】図13は比較検査部100内の任意の比較検査ブロックBmnのブロック図である。ただし、図11の比較検査ブロックのマトリクス配列における行および列の指定のための添字を $(-N)$ から $(+N)$ までの範囲とした関係上、図13の説明におけるm, nはそれぞれ $(-N)$ から $(+N)$ までの値をとる。ただし、この範囲の総数は $(2N+1)$ であるため、m, nのそれぞれの範囲を「0」から2Nまでと表記することと実質的には同一である。

【0088】図13において、RB1~RB11はラッチ回路を示している。この比較検査ブロックBmnは前述のように2値化された被検査画像Iの着目画素(p, q)の信号I_{pq}およびその1ライン前の信号I_{p, q-1}、着目画素(p, q)から(m, n)だけ偏位した画素についての標準パターン画像I0の信号I0: p+m, q+nとその1ライン前の信号I0: p+m, q+n-1、それに着目画素についての被検査エッジ画素の信号fe_{pq}が入力される。また、 $m = (-N)$ でないブロックについては、前ブロック(図12では左隣のブロック)からの信号DMが入力されているが、これは前ブロックまでの数4の論理値の論

理積、すなわち、 $D(0, n) * (1, n) * \dots * D(m-1, n)$ に相当する信号である。そして、このブロックB_{mn}自身は(m, n)だけ偏差している画素の標準パターン画像信号と着目画素の被検査画像信号とを比較するとともに、エッジ一致性などに応じて論理値D(m, n)を発生する。そして、これと信号DMとの論理積を求めて次段のブロックへ伝送する。

【0089】まず、被検査画像の信号I_{pq}およびI_{p, q-1}はそれぞれラッチ回路RB1およびRB3に入力される。このラッチ回路RB1~RB4の2×2配列は2×2画素クラスターに相当する。また、標準パターン画像の信号I0:p+m, q+nおよびI0:p+m, q+n-1は、ラッチ回路RB5およびRB7に入力される。ラッチ回路RB5~RB8の2×2配列もまた2×2画素クラスターに相当する。したがって、対応する画素同士の排他的論理和を排他論理和ゲートEXR11~EXR14で求めることにより、2×2画素オペレータを被検査画像と標準パターン画像との差分画像に作用させていることと等価となる。そして、それらの論理積をANDゲートAND11にて求めることにより、数1で定義した論理値S(m, n)が得られることになる。

【0090】一方、標準パターン画像の信号を、ラッチ回路RB5~RB8で遅延させた後の信号はエッジ抽出回路130に送られる。ここで行われる処理はエッジ抽出回路120と同様なので詳細は省略するが、標準パターン画像のその時点で入力された画素信号がエッジを表す場合に「1」、そうでない場合に「0」を出力する。この信号は数3のg_{e i+m, j+n}に相当するg_{e p+m, q+n}を表している。

【0091】そしてこの信号はf_{e p, q}と共に論理積ゲートAND12に送られると共に、カウンタCR2に送られる。ここでこれらの信号を用いて数3の演算に相当する処理を行う。論理積ゲートAND12に入力された被検査画像Iのエッジ信号f_{e p, q}および標準パターン画像I0のエッジ信号g_{e p+m, q+n}は論理積をとられた後にカウンタCR1に送られる。カウンタCR1では時系列的に次々と入力される信号をカウントしていくが、これは両エッジ信号の論理積結果の和をとるものである。この和は、被検査の画像と標準パターン画像(参照画像)とでエッジが一致している画素の数を表している。

【0092】これと並行してカウンタCR2ではg_{e p+m, q+n}の和をとっているが、これは標準パターン画像(参照画像)におけるエッジ画素の数を表している。

【0093】ここでエッジ一致画素数の信号をAS、参照エッジ画素数の信号をBSとする。信号ASおよびBSはそれぞれラッチ回路RB10およびRB11でラッチされた後、除算回路DVに送られてAS/BSの除算を施されて比信号とされ、さらに、コンパレータCMP1に送られ所定の閾値αと比較される。ここでは比信号が閾値αより大きければ「1」、それ以外は「0」が出力さ

れる。この結果は数3におけるα項を表している。さらに信号BSはコンパレータCMP2にも送られ、他の閾値βと比較される。ここでは信号BSが閾値β以下の場合「1」、それ以外は「0」が出力される。この結果は数3におけるβ項を表している。そしてこれらの信号は論理和ゲートOR13に送られ論理和を取られる。この結果は数3におけるJ(m, n)を表している。

【0094】そしてこの結果は否定を取られた後に論理和ゲートOR11に送られ、ラッチ回路RB9でラッチされた信号S(m, n)と共に論理和を取られる。この結果が数4におけるD(m, n)である。そしてこの信号は前のブロックから送られてきたD(0, n)*D(1, n)*...*D(m-1, n)の論理積の積算結果の信号DMと共に論理積ゲートAND13によって論理積を取られて、D(0, n)*D(1, n)*...*D(m, n)となり、次のブロックB_{m+1, n}に送られる。

【0095】ところでこの実施例における比較検査は概念的には被検査区画ごとに行われるが、実際の回路構成では走査線順次に画像データが入力されるため、各画素がどの被検査区画に属する画素であるかを回路が認識する必要がある。図14はこのような処理に対応して、被検査画像の区画分けと、走査方向領域切換え信号SSおよびライン方向切換え信号LSとの発生のタイミングの関係を示した図である。ただし、この図でXは主走査方向を、Yは副走査方向を表し、左端から右端へ伸びるX方向の矢印は各走査線上における主走査の動きを表している。さらにこのの左右方向の点線は全てライン方向切換え信号LSを表し、上下方向の点線は走査方向領域切換え信号SSを表している。またA、B、C...は各被検査区画に対応する領域を表している。ここでは例としてX方向にA~Eの5の区画に分けられた場合を示した。

【0096】最初にA領域の左上からX方向に走査が開始される。A領域からB領域の境界に走査がさしかかったところで走査方向領域切換え信号SSが発生される。同様にB領域とC領域の境界でも走査方向領域切換え信号SSが発生される。この様なことがA~E領域のそれぞれの境界で行われる。すなわちX方向の走査領域が変わるごとに走査方向領域切換え信号SSが発生される。走査がE領域の右端にたどり着くと、走査方向領域切換え信号SSを発生すると同時に次のラインのA領域の左端から再び走査が始まる。このようにしてE領域の最下ラインの走査が終わると、走査方向領域切換え信号SSを発生させると同時にライン方向切換え信号LSも発生させる。このようにしてY方向に走査領域が変わる毎にライン方向切換え信号LSが発生される。

【0097】この走査方向領域切換え信号SSおよびライン方向切換え信号LSの発生回路を示した図が図15である。主走査方向の1画素分の走査時間毎に発生される画素クロック信号CLSが走査方向分割領域カウンタに刻々と入力されて行き、カウンタの値が走査方向分割

領域の幅（この実施例ではK）の画素数と同じになると走査方向領域切換え信号SSが出力される。また副走査方向に走査ラインが1ライン進むごとに発生されるラインスタート信号LSがラインカウンタに刻々と入力されて行き、カウンタの値が副走査方向分割領域の幅の画素数と同じ値になるとライン方向切換え信号LSが発生される。

【0098】また、図16は比較検査ブロックB_{mn}内のラッチ回路RB9およびRB10、RB11のブロック図である。この図16におけるレジスタRG1~RG5は主走査方向の区画数と同じだけ設けられている。そしてレジスタRG1~RG5は、図14で説明した被検査区画A~Eに対応している。

【0099】まずラッチ回路RB9の場合について説明して行く。この場合レジスタRG1~5はD-フリップフロップで構成されている。そしてさらに入力信号ISはS(m,n)である。S(m,n)は前述のように欠陥判定の2値データである。まず、A領域の走査が始まったときには、入力セクタがレジスタRG1と接続していて、入力信号ISはレジスタRG1に入力されていく。そして走査方向領域切換え信号SSが入力セクタに入力されると、接続はレジスタRG2に切り替わるが、レジスタRG1は結果を保持したままであって、入力信号ISはレジスタRG2に入力され始める。このように走査方向領域切換え信号SSの入力の度にレジスタの接続が切り替わる。そしてレジスタRG5に入力中に走査方向領域切換え信号SSが入力されると、入力セクタは再び前のラインの結果を保持したままのレジスタRG1に接続し、そのままレジスタRG1に入力され、検査結果信号を登録する。そしてライン方向切換え信号LSが入力された時に、各レジスタは保持した結果を出力しクリアされる。そしてその後は図14のF領域の走査に対応してレジスタRG1にF領域のS(m,n)が入力され始める。したがって、このラッチ回路RB9では画像データが走査線順次に入力されても、矩形の被検査区画ごとのデータの登録が可能となっている。

【0100】ラッチ回路RB10、RB11の場合も同様のことを行うが、この場合は入力信号はカウンタ値ASお

よびBSであるのでレジスタRG1~RG5は単一のD-フリップフロップではなく複数のフリップフロップからなる数値レジスタである。そしてそれぞれのレジスタに保持された値は1ライン走査毎にカウンタCR1、CR2（図13）にプリセットされる点が異なる。したがって、これらラッチ回路でもまた、画像データが走査線順次に入力されるにもかかわらず、矩形の被検査区画ごとのデータの数値登録が可能となっている。

【0101】図17は図11の比較検査ブロックのマトリクス配列とANDゲートAND1との関係を概念的に示す図であって、数5におけるD(0,0)*D(1,0)*...*D(m,n)*...*D(2N,2N)が得られる過程例を示している。ただし、各ブロックにおいて描かれているANDゲートは図13のANDゲートAND13に相当し、その一方入力がそのブロックで生成されたD(m,n)に相当している。そして、これらの論理積がまずマトリクス配列の行ごとに求められ、それら全体の論理積と最終的な欠陥判定結論Dを得ている。また、各ブロックのうち黒丸印を付したブロックではエッジ一致性が高いためにJ(m,n)=1となったものの例として示しており、それ以外はエッジ一致性が低くかつ参照画像のエッジ画素が少ないためにJ(m,n)=0、したがって、実際に欠陥が検出されたかどうかと関係なく強制的にD(m,n)=1とされたブロックの例を示している。この例ではエッジの一致性が高いために「特定の参照画像」として選択された10個の参照画像のうち、9個では「欠陥あり」とされたが1個において「欠陥なし」とされたため、結論としては「欠陥なし」とされている。

【0102】

【5. 第2実施例】第1実施例では被検査画像と参照画像の両画像のパターンのエッジの一致が概ね達成されていることの判定を行うための論理値J(m,n)を数3で与えられるものとし、それに相当する演算を図13の比較検査ブロックB_{mn}によって行っていた。それに対してこの実施例では理論値J(m,n)を与える式として、

【0103】

【数8】

$$\begin{array}{c}
 23 \qquad \qquad \qquad 24 \\
 \text{if } \left\{ \sum_{p,q \in K} (f_{ep,q} * g_{ep+m,q+n}) > \alpha \right\} \\
 \text{OR } \left\{ \sum_{p,q \in K} g_{ep+m,q+n} \leq \beta \right\}
 \end{array}$$

$$J(m, n) = 1$$

else

$$J(m, n) = 0$$

【0104】を採用する。すなわち第1実施例では、被検査画像と参照画像の両画像のパターンのエッジの一致が概ね達成されていることの判定に、参照画像 $R_{i+m, j+n}$ 内のパターンエッジ画素の内、被検査区画の画像 I_{ij} のパターンのエッジ画素と一致している画素の、参照画像 $R_{i+m, j+n}$ 内のパターンエッジ画素全体に対する割合が、基準値 α 以上であるという条件を採用していたのに対して、この第2実施例では参照画像 $R_{i+m, j+n}$ 内のパターンエッジ画素の内、被検査区画の画像 I_{ij} のパターンのエッジ画素と一致している画素の数が、基準値 α 以上であるという条件を採用している。

【0105】図18は、この処理を実現するための比較検査ブロック $B_{m, n}$ の構成を示すブロック図である。この図18が第1実施例における図13と異なる点は、図13ではラッチ回路 $RB10$ の出力 AS とラッチ回路 $RB11$ の出力 BS を除算回路 DV に入力して比率 AS/BS を求めて、コンパレータ $CMP1$ に入力して基準値 α と比較していたものを、除算回路 DV を用いずにラッチ回路 $RB10$ の出力 AS をそのままコンパレータ $CMP1$ に入力して基準値 α と比較している点である。なお、この場合の基準値 α は第1実施例の基準値 α が割合(比率)の閾値としてあったのとは異なり、画素数で与えられる。ちなみにこの例では $\alpha=50$ 画素としている。残余の構成と動作は第1実施例と同様である。

【0106】既述した第1実施例では、被検査画像と参照画像とで一致するエッジ画素数 AS を参照画像中のエッジ画素数 BS に対する割合として把握し、それを基準としてエッジ一致性の判定をしているため、参照画像中のエッジ画素数 BS の多寡にかかわらず一定の精度で欠

陥検出が可能となるという利点がある。これに対してこの第2実施例では一致するエッジ画素の絶対数 AS を指標として利用しているため、パターンエッジ AS が多い参照画像の方が「エッジ一致」と判定されやすくなる。すなわち、この第2実施例では、参照画像と被検査画像との比較結果の採否判定にあたって、参照画像中のパターンエッジ画素数に応じた実質的な重みづけがなされているため、パターンエッジが多い領域を中心にして欠陥検査をしたいような場合にはこの第2実施例が特に有効である。

【0107】

【9. 変形例】上記各実施例では被検査画像と参照画像との比較をすべての参照画像について行い、そのうちエッジの一致性が高いもののみについての比較結果を使用して最終的な欠陥検査結果を得ているが、先にエッジの一致性を判定するとともに、エッジの一致性が高い参照画像のみを被検査画像と比較してもよい。

【0108】エッジの一致性を判定する閾値としての基準値 α は適宜に定めることが可能であり、それによって一致性の許容範囲を指定することができる。エッジ画素の基準値 β についても同様である。

【0109】この発明は、上記プリント基板の検査装置だけでなく、ICマスクパターンやリードフレーム、それに液晶表示用基板におけるパターン検査などにおいても利用できる。

【0110】

【発明の効果】請求項1のパターン欠陥検査装置によれば、パターン欠陥検査において、被検査画像とパターンエッジの一致性がある程度以上の参照画像についての

判定結果のみに基づいて最終的な欠陥判定結果を採用することによって、欠陥検出の感度がパターン欠陥の種類によらず均一になるという効果がある。

【0111】請求項2の装置ではさらに、判定結果採用基準に標準パターン画像のエッジ画素数をも付加してあるため、標準パターンにエッジ画素が少ない孤立欠陥（プリント基板検査の場合は残銅やピンホール等）についての欠陥検出感度と請求項1での一般的検出感度との整合性をより確実に確保できる。

【図面の簡単な説明】

【図1】この発明の第1実施例であるプリント基板検査装置の全体構成を示すブロック図である。

【図2】分割揺動比較法の原理を概念的に示す図である。

【図3】被検査区画の画像および参照画像の時間的入力関係を示す図である。

【図4】実施例における欠陥検査のための 2×2 画素および 3×3 画素のオペレータの例を示す図である。

【図5】欠陥のない被検査区画の画像と参照画像の重ね合わせを示す図である。

【図6】欠陥のない被検査区画の画像と参照画像の重ね合わせを示す図である。

【図7】突起のある被検査区画の画像と参照画像の重ね合わせを示す図である。

【図8】突起のある被検査区画の画像と参照画像の重ね合わせを示す図である。

【図9】残銅のある被検査区画の画像と参照画像の重ね合わせを示す図である。

【図10】残銅のみ存在する被検査区画の画像と参照画像の重ね合わせを示す図である。

【図11】第1実施例の比較検査部の構成を示すブロック図である。

【図12】前遅延処理回路の構成を示すブロック図である。

【図13】比較検査ブロックの構成を示すブロック図である。

【図14】被検査画像の区画分けと、被検査画像の走査と走査方向領域切換え信号およびライン方向切換え信号の発生のタイミングを示した図である。

【図15】被検査画像の走査と走査方向領域切換え信号およびライン方向切換え信号の発生回路のブロック図である。

【図16】比較検査ブロック内のラッチ回路のブロック

図である。

【図17】比較検査ブロックのマトリクス配列とANDゲートの関係を示す概念図である。

【図18】第2実施例の比較検査部の構成を示すブロック図である。

【図19】従来の分割揺動比較法の、被検査画像の分割とそれに対する基準エリアおよび偏位エリアの概念図である。

【図20】従来の分割揺動比較法の、突起欠陥の被検査パターンおよびそれに対応する標準パターンを示す図である。

【図21】従来の分割揺動比較法の、欠陥検出感度の違いを示す図である。

【図22】従来の分割揺動比較法の、残銅欠陥の被検査パターンおよびそれに対応する標準パターンを示す図である。

【図23】従来の分割揺動比較法の、残銅欠陥の被検査パターンとそれに対応する標準パターンの差分画像およびオペレータを示す図である。

【符号の説明】

23 イメージセンサ

31 2値化回路

32 画像メモリ

33 制御部

34 出力部

100 比較検査部

110 前遅延処理回路

120 エッジ抽出回路

$B_{m,n}$ 比較検査ブロック

30 SC_{ij} 被検査区画

I_{ij} 被検査区画の画像

E_{Aij} 拡張区画

A_{RS} 偏位エリア

$R_{i+m,j+n}$ 参照画像

$f_{p,q}$ 区画画像の2値画素データ

$g_{p+m,q+n}$ 参照画像の2値画素データ

$f_{ep,q}$ 区画画像の2値エッジ画素データ

$g_{ep+m,q+n}$ 参照画像の2値エッジ画素データ

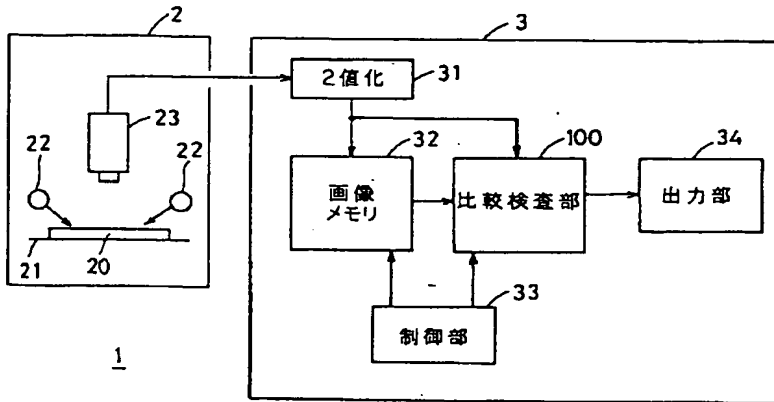
$S(m,n)$ オペレータによる仮の欠陥判定を表す論理値

40 $J(m,n)$ エッジ一致判定のための論理値

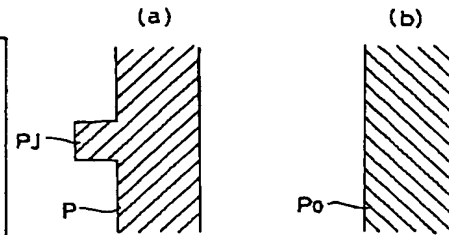
$D(m,n)$ $R_{i+m,j+n}$ についての欠陥判定を表す論理値

D 最終欠陥判定のための論理値

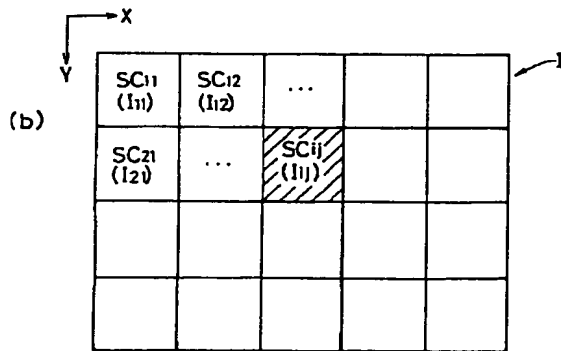
【図 1】



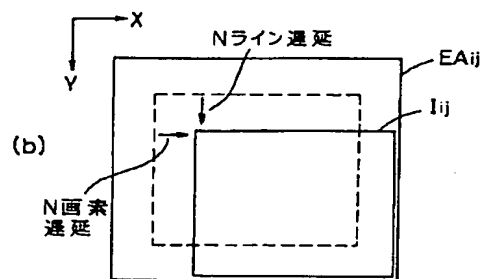
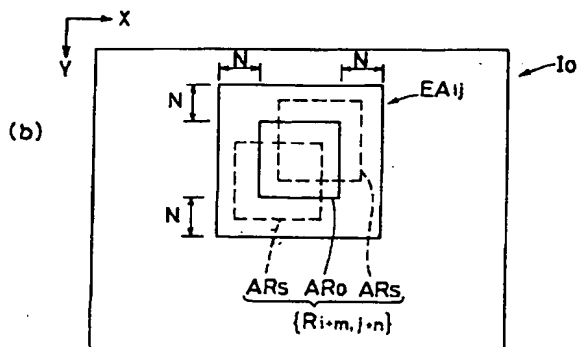
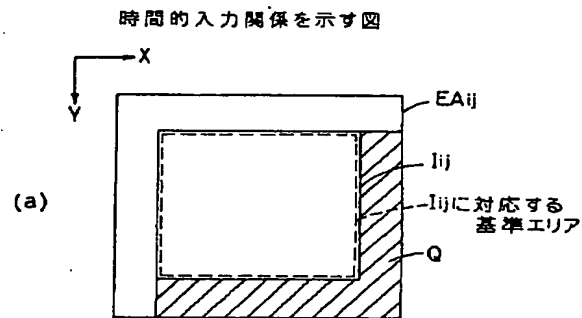
【図 20】



【図 2】



【図 3】

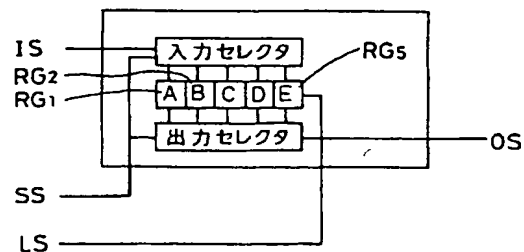


【図 16】

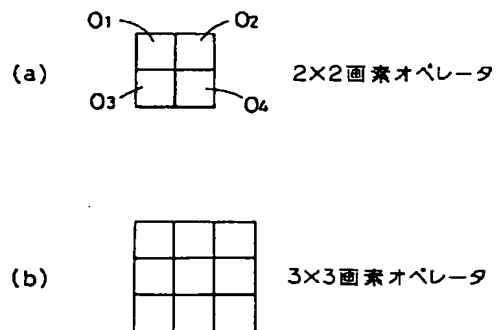
【図 15】

CLS → 走査方向分割領域カウンタ → SS

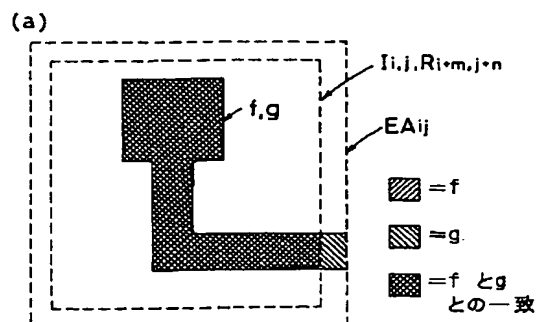
LSS → ラインカウンタ → LS



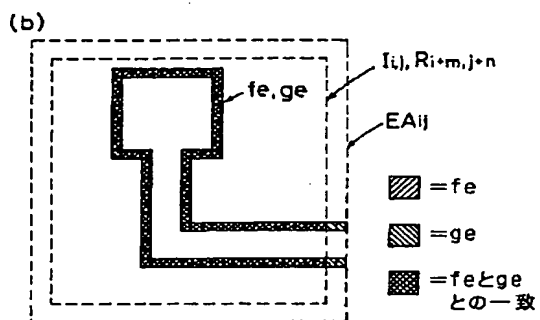
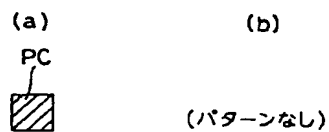
【図4】



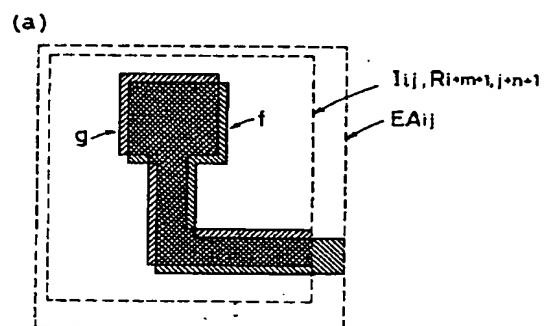
【図5】



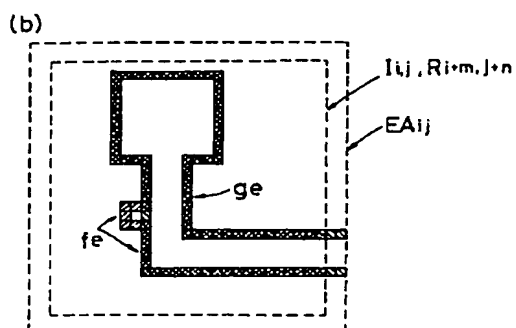
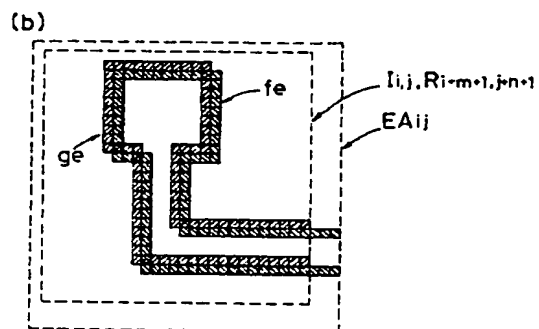
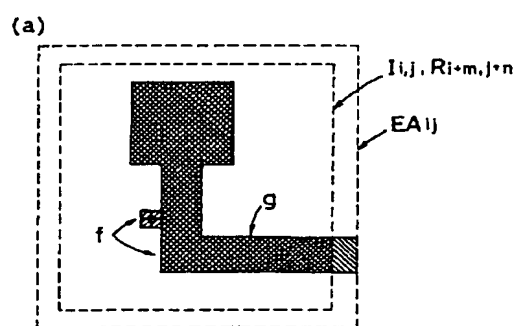
【図22】



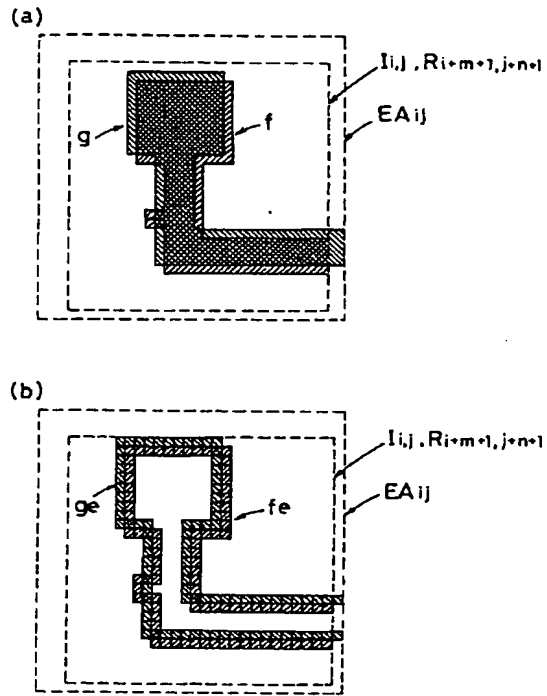
【図6】



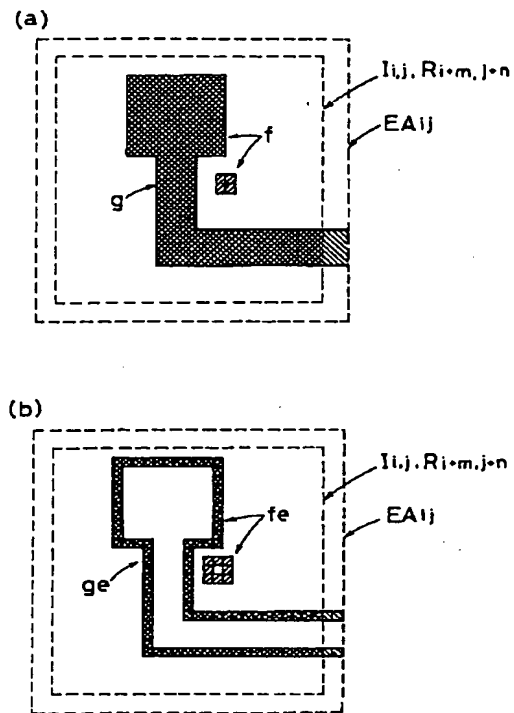
【図7】



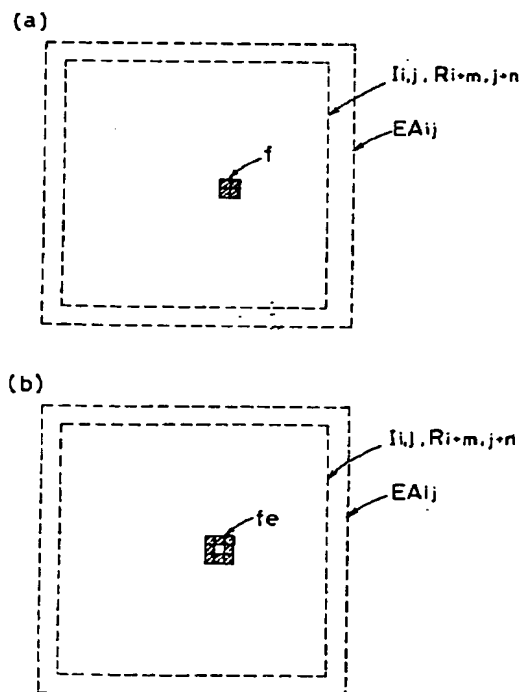
【図8】



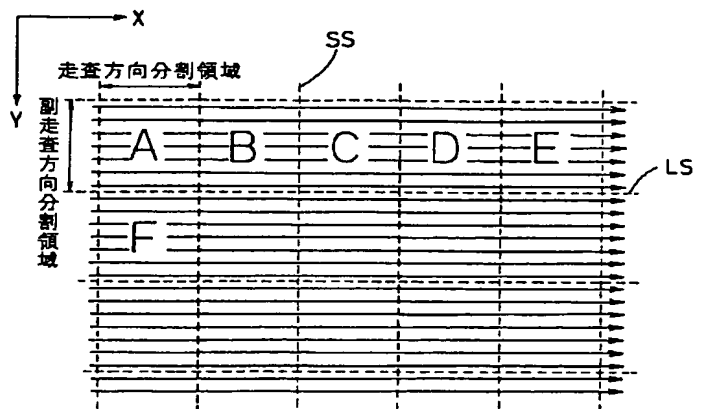
【図9】



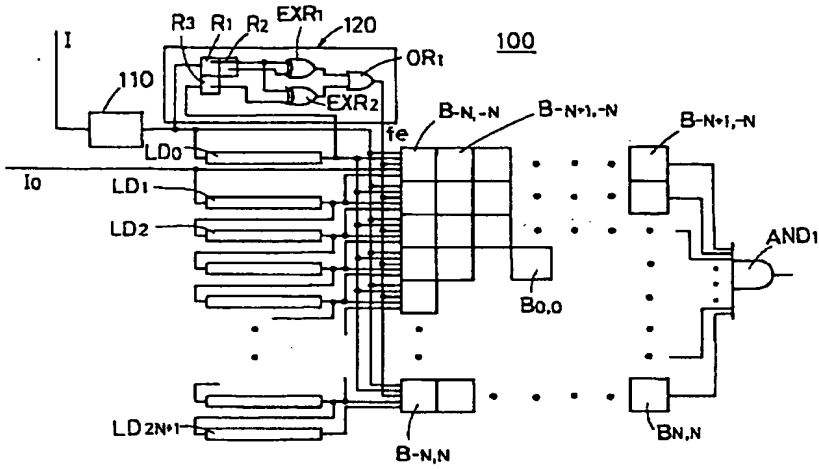
【図10】



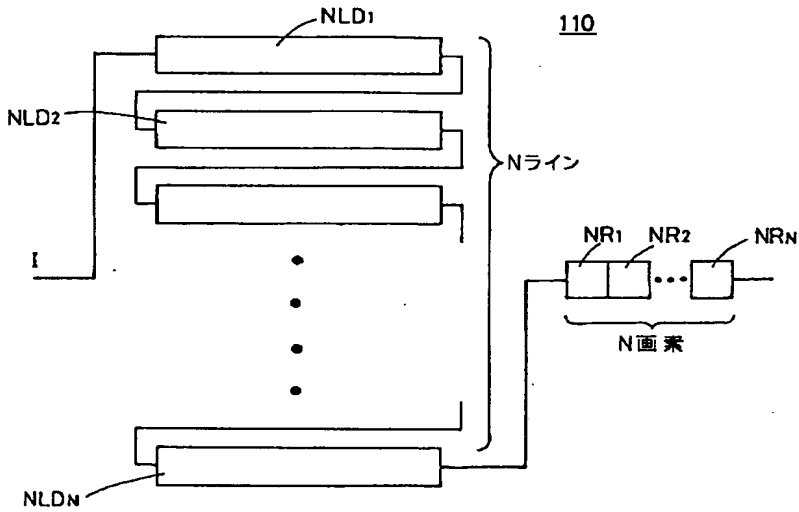
【図14】



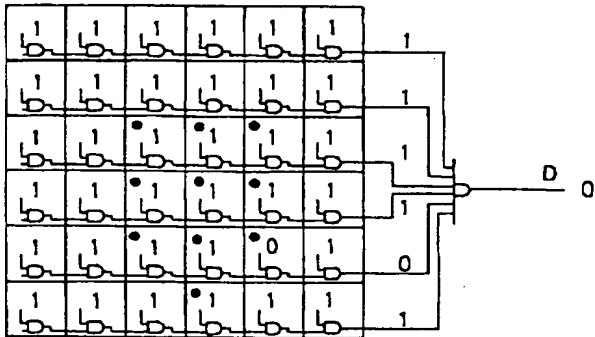
【図11】



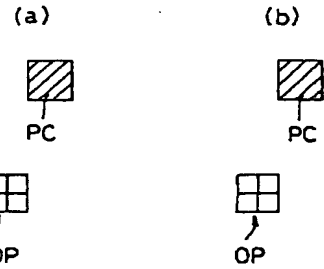
【図12】



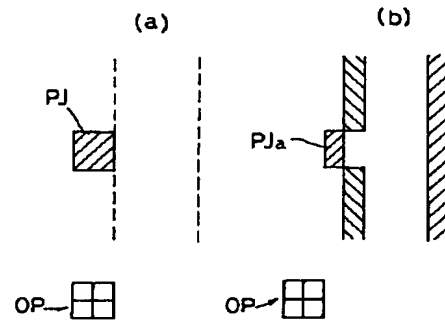
【図17】



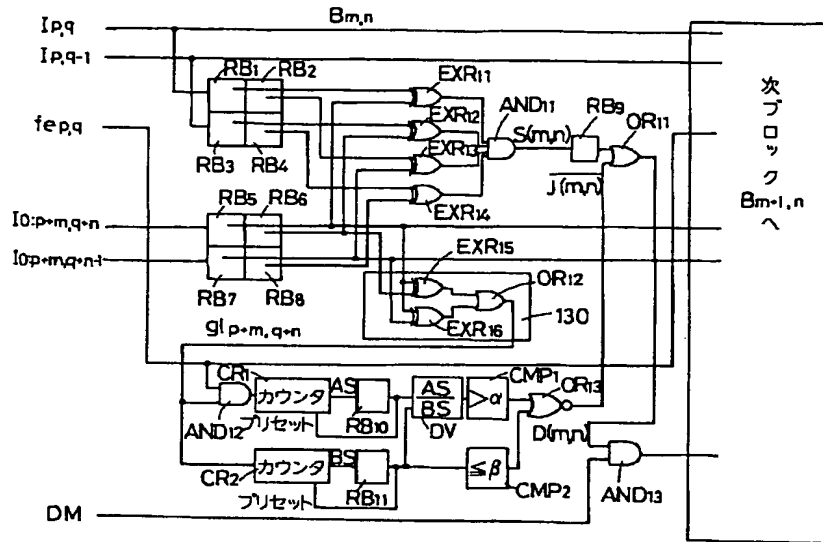
【図23】



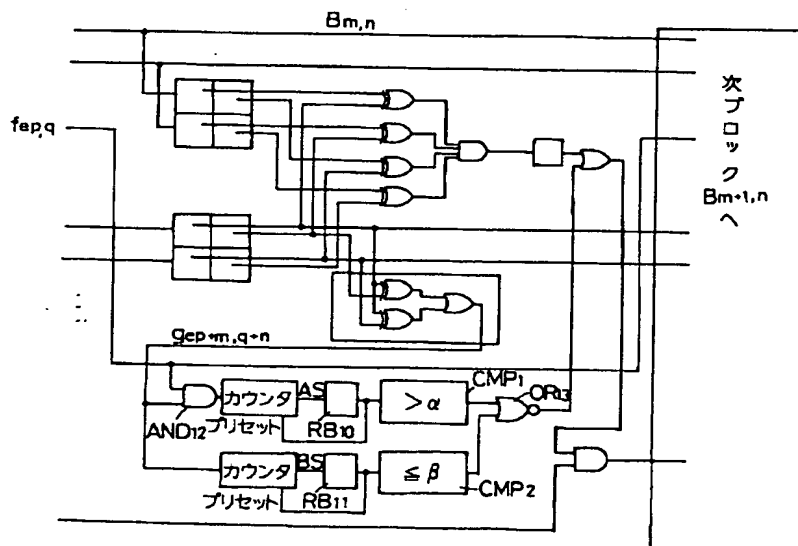
【図21】



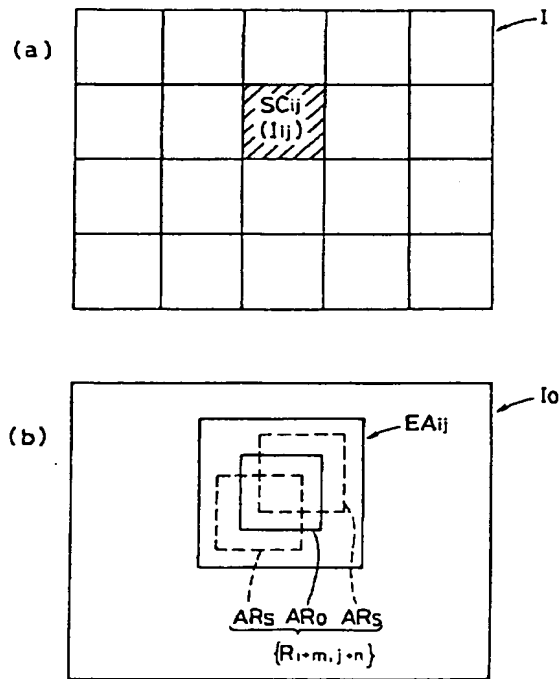
【図13】



【図18】



【図 19】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.